

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-142437

(P 2 0 0 1 - 1 4 2 4 3 7 A)

(43) 公開日 平成13年5月25日 (2001. 5. 25)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G09G 3/36		G09G 3/36	2H093
G02F 1/133	505	G02F 1/133	5C006
G09G 3/20	641	G09G 3/20	E 5C080
	660	660	W

審査請求 有 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平11-325163

(22) 出願日 平成11年11月16日 (1999. 11. 16)

(71) 出願人 300016765

エヌイーシービューテクノロジー株式会社
東京都港区芝五丁目33番1号

(72) 発明者 根津 英風

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 100064621

弁理士 山川 政樹

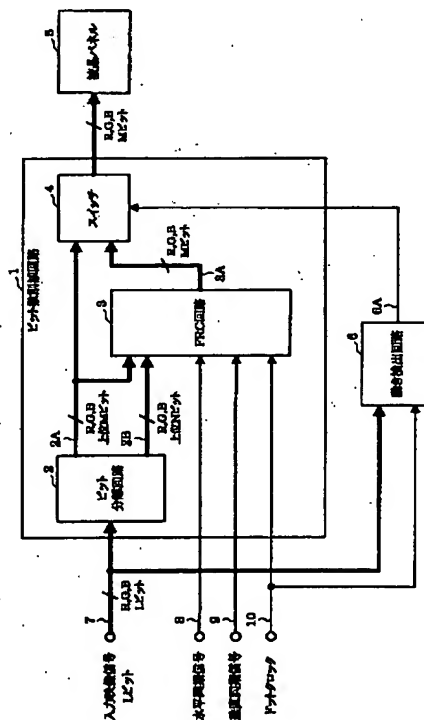
最終頁に続く

(54) 【発明の名称】 液晶パネル表示装置

(57) 【要約】

【課題】 画像データのビット数を液晶パネルの入力に見合ったビット数に削減して表示する際に、入力映像信号の動きに応じた最適な処理を行とともに、SN比の劣化を回避でき高品質で映像を表示する。

【解決手段】 入力映像信号7の動きを動き検出回路6によって検出しビット数削減回路1を制御して、動きのある映像に対しては、入力映像信号7の画像データから単純に下位ビットを削除することによりビット分離回路2で生成されたビット削減信号2Aを液晶パネル5へ選択出力し、動きの少ない映像に対しては、下位ビットの階調情報を上位ビットへ盛り込むことによりFRC回路3で生成されたFRC処理信号3Aを液晶パネル5へ選択出力する。



【特許請求の範囲】

【請求項1】 入力映像信号の画像データを液晶パネルの入力に見合ったビット数に削減して表示する液晶パネル表示装置において、

入力映像信号から画像の動きが検出された場合のみ、入力映像信号の画像データを分離して得た下位ビットが持つ階調情報を残りの上位ビットに盛り込んだFRC処理信号を生成して液晶パネルへ出力することを特徴とする液晶パネル表示装置。

【請求項2】 入力映像信号の画像データを液晶パネルの入力に見合ったビット数に削減して表示して映像を表示する液晶パネル表示装置において、

入力映像信号の画像データを下位ビットと上位ビットに分離し、その上位ビットからなるビット削減信号を出力するビット分離手段と、

このビット分離手段で分離された前記下位ビットからなる残余ビット信号が持つ階調情報を前記ビット削減信号に盛り込んだFRC処理信号を出力するFRC手段と、前記入力映像信号から画像の動きの有無を検出し、その検出結果に基づき切替制御信号を出力する動き検出手段と、

前記切替制御信号に応じて前記ビット削減信号と前記FRC処理信号のいずれかを液晶パネルへ選択出力するスイッチ手段とを備えることを特徴とする液晶パネル表示装置。

【請求項3】 請求項2記載の液晶パネル表示装置において、

前記動き検出手段は、前記入力映像信号から画像の動きが検出された場合は、前記ビット削減信号を選択指示する旨の切替制御信号を出力することを特徴とする液晶パネル表示装置。

【請求項4】 請求項2記載の液晶パネル表示装置において、

前記動き検出手段は、前記入力映像信号から画像の動きが検出されなかった場合は、前記FRC処理信号を選択指示する旨の切替制御信号を出力することを特徴とする液晶パネル表示装置。

【請求項5】 請求項2記載の液晶パネル表示装置において、

前記動き検出手段は、前記入力映像信号の画像データのうち異なるフレーム間の差分に基づき画像の動きの有無を検出することを特徴とする液晶パネル表示装置。

【請求項6】 請求項2記載の液晶パネル表示装置において、

前記動き検出手段は、前記入力映像信号の画像データのうち隣接するフレーム間の差分に基づき画像の動きの有無を検出することを特徴とする液晶パネル表示装置。

【請求項7】 請求項2記載の液晶パネル表示装置において、

前記動き検出手段は、異なるフレーム間の差分を画素単

位で検出し、各画素ごとの差分から統計処理して得た統計値と所定のしきい値とを比較して画像の動きの有無を検出することを特徴とする液晶パネル表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶パネル表示装置に関し、特に入力映像信号の画像データのビット数を液晶パネルの入力に見合ったビット数に削減して表示するとともに、FRC処理を行うことにより液晶パネルの中間階調制御を行う液晶パネル表示装置に関するものである。

【0002】

【従来の技術】 現在、液晶パネルを用いて映像を表示する場合、液晶パネルの入力のビット数はR、G、Bそれぞれ6ビットが主流である。したがって、入力映像信号の画像データのビット数が6ビットよりも多い場合、そのビット数を削減する必要がある。この場合、単純に入力映像信号の画像データの下のビットから削減する方法をとると、削減されたビットが本来持っていた階調の情報が失われてしまう。そこで、一般には、ビット数を削減する際にはFRC (Frame Rate Control) という処理を同時に行なっている。

【0003】 このFRC技術は、いくつかのフレーム間で表示データを制御して液晶駆動電圧の実効値を変えることにより、液晶パネルで中間階調表示を行うようにするものである (例えば、1991年発行、「フラットパネル・ディスプレイ'91」頁173～頁180日経エレクトロニクス、日経マイクロデバイス編など参照)。しかし、従来のように入力映像信号の画像データのビット数を削減する際に、常時、FRC処理を行なうと、画像の動きによっては画質を劣化させる場合もあるため、その画像の動きに見合ったFRC処理を行うことが要求されている。

【0004】 従来、入力映像信号が静止画であるか動画であるかを判別してそれぞれに見合ったFRC処理を行い、入力映像信号の階調数以上の階調数でフラットパネルに表示するという技術が提案されている (例えば、特開平7-334131号公報など参照)。また、プラズマディスプレイパネルにおいて、入力映像信号のビット数をより少ないビット数に変換する際に、入力映像信号の動きを検出して誤差拡散回路を制御し、動きのある場合には誤差拡散を行い、動きのない場合には誤差拡散を行わないようにするという技術が提案がされている (例えば、特開平10-207425号公報など参照)。

【0005】

【発明が解決しようとする課題】 このような従来の技術のうち、後者によれば、その誤差拡散処理は、同じフレーム内で垂直方向と水平方向に誤差を拡散するという動作となるため、動画に対しても追従が容易である。したがって、後者および前者の技術を組み合わせることよ

り、画像の動きに見合ったFRC処理を行う構成が考えられる。すなわち、後者の誤差拡散処理の代わりに前者のFRC処理を用いて画像データのビット数を削減し液晶パネルに表示する構成である。

【0006】しかしながら、このような構成は、元々、FRC処理がいくつかのフレーム間内において誤差を拡散する方法であるため、動きのある映像にFRC処理を行うと、逆にSN比が劣化してしまうという問題が生じる。さらには、画像の動きの検出を垂直同期信号に同期して行っているため、フレームごとに静止画なのか動画なのか判断されてしまい、1つのフレーム内の画素単位で静止画の処理と動画の処理を同時に行うことが不可能となるという問題もある。

【0007】本発明はこのような課題を解決するためのものであり、画像データのビット数を液晶パネルの入力に見合ったビット数に削減して表示する際に、入力映像信号の動きに応じた最適な処理を行うことができるとともに、SN比の劣化を回避でき高品質で映像を表示できる液晶パネル表示装置を提供することを目的としている。

【0008】

【課題を解決するための手段】このような目的を達成するために、本発明による液晶パネル表示装置は、入力映像信号から画像の動きが検出された場合のみ、入力映像信号の画像データを分離して得た下位ビットが持つ階調情報を残りの上位ビットに盛り込んだFRC処理信号を生成して液晶パネルへ出力するようにしたものである。より詳細には、入力映像信号の画像データを下位ビットと上位ビットに分離し、その上位ビットからなるビット削減信号を出力するビット分離手段と、このビット分離手段で分離された下位ビットからなる残余ビット信号が持つ階調情報をビット削減信号に盛り込んだFRC処理信号を出力するFRC手段と、入力映像信号から画像の動きの有無を検出し、その検出結果に基づき切替制御信号を出力する動き検出手段と、切替制御信号に応じてビット削減信号とFRC処理信号のいずれかを液晶パネルへ選択出力するスイッチ手段とを備えるものである。

【0009】具体的には、動き検出手段で、入力映像信号から画像の動きが検出された場合は、ビット削減信号を選択指示する旨の切替制御信号を出力し、また、入力映像信号から画像の動きが検出されなかった場合は、FRC処理信号を選択指示する旨の切替制御信号を出力するものである。なお、動き検出手段については、入力映像信号の画像データのうち異なるフレーム間、例えば隣接するフレーム間の差分に基づき画像の動きの有無を検出するようにしてもよく、異なるフレーム間の差分を画素単位で検出し、各画素ごとの差分から統計処理して得た統計値と所定のしきい値とを比較して画像の動きの有無を検出するようにしてもよい。

【0010】

【発明の実施の形態】次に、本発明について図面を参照して説明する。図1は本発明の一実施の形態である液晶パネル表示装置のブロック図であり、同図において、本発明の液晶パネル表示装置は、L (Lは2以上の整数) ビットの入力映像信号7のR、G、B信号の下位N (NはLより小さい正整数) ビットが切り捨てられた上位M (M=L-N) ビットだけからなるビット削減信号2Aと、入力映像信号7のR、G、B信号をFRC (Frame Rate Control) 処理して下位Nビット分の階調情報を含むFRC処理信号3Aとを生成し、切替制御信号6Aに基づきそのいずれかを出力するビット数削減回路1と、入力映像信号7から画像の動きの有無を検出し切替制御信号6Aを出力する動き検出回路とから構成されている。

【0011】ビット数削減回路1は、ビット分離回路2、FRC回路3、およびスイッチ4を有している。分離回路2は、入力映像信号7のR、G、B信号 (Lビット) の上位ビットから、液晶パネルに入力するときの映像信号のビット数Mの信号すなわちビット削減信号2Aと残りの下位のビット数Nの信号すなわち残余ビット信号2Bに分離する。

【0012】FRC回路3は、ビット分離回路2から出力されたビット削減信号2Aと残余ビット信号2B、入力映像信号7に対応した水平同期信号8と垂直同期信号9、および水平同期信号8に同期したドットクロック10の各信号に基づいてFRC処理を行い、下位NビットのR、G、B信号が持つ階調の情報を上位MビットのR、G、B信号に含むMビットのR、G、B信号すなわちFRC処理信号3Aを出力する。スイッチ4は、ビット分離回路2から出力されたMビットのR、G、B信号とFRC回路3から出力されたMビットのR、G、B信号のいずれかを、動き検出回路6から出力された制御信号6Aによって切り替え、液晶パネル5に出力する。

【0013】図2は、本発明の実施の形態における動き検出回路6の構成例を示すブロック図である。同図において、動き検出回路6は、フレームメモリ11と差分回路12から構成される。フレームメモリ11は、水平同期信号8に同期したドットクロック10を用いて、1つのフレーム内のすべての画素に対応する入力映像信号7のR、G、B信号の画像データを一時記憶する記憶装置である。

【0014】差分回路12は、入力映像信号7の現在のR、G、B信号の画像データと、フレームメモリ11に一時記憶しておいた1つ前のフレームにおけるR、G、B信号の画像データとを比較する。そして、その差分が所定のしきい値以上であるか否かに応じて切替制御信号を出力する。これにより、スイッチ4では、差分がしきい値以上の場合、ビット分離回路2から出力されたFRC処理されていないFRC処理信号2Aが選択出力され、差分がしきい値を下回った場合、FRC回路3でF

R_C処理されたFRC処理信号3Aが選択出力される。

【0015】次に、図1を参照して、本発明の動作について説明する。入力映像信号7は、それぞれR、G、B信号を示す3つのLビットの画像データから構成されており、ビット分離回路2および動き検出回路6に入力される。ビット分離回路2では、入力映像信号7の3つの画像データに対して、液晶パネル5の入力のビット数に見合った上位Mビットの画像データすなわちビット削減信号2Aと、それ以外の下位Nビットの画像データすなわち残余ビット信号2Bとに分離される。この時、ビット数L、M、Nの関係は、 $L=M+N$ 、 $M>N$ となる。

【0016】ビット削減信号2Aは、スイッチ4およびFRC回路3に送られ、残余ビット信号2BはFRC回路3のみに送られる。FRC回路3は、ビット分離回路2から出力されたビット削減信号2Aと残余ビット信号、入力映像信号7に対応した水平同期信号8と垂直同期信号9、水平同期信号8に同期したドットクロック10を用いてFRC処理を行い、残余ビット信号2Bの持つ階調の情報がビット削減信号2Aに含まれたFRC処理信号3Aをスイッチ4に出力する。

【0017】FRC処理は、例えばある1つの画素に対応する画像データの下のNビット分のデータが持つ階調の情報にもとづき、 2^N 個のフレーム間内において、その画素に対応する画像データの下のMビット分のデータを1つだけインクリメントさせるかさせないかを制御して、 2^N 個のフレーム間の平均(積分)を人間の目によってとることにより、その画素に対応する画像データの下のNビット分のデータが持つ階調の情報を上位Mビットの画像データに盛り込んでいく方法である。したがって、映像の動きの激しい箇所においてこのFRC処理を行うと、映像のSN比が劣化することになる。

【0018】スイッチ4は、ビット分離回路2から出力されたビット削減信号2AとFRC回路3から出力されたFRC処理信号3Aが持つ階調の情報を盛り込んだ上位MビットのR、G、B信号の画像データとを動き検出回路6から出力された制御信号によって切り替え、液晶パネル5に出力する。

【0019】このように、本発明では、ビット数を削減する処理において、処理方法1として、単にLビットの入力映像信号7から液晶パネル5の入力のビット数に見合ったビット数Mになるように下位ビットを削減してビット削減信号2Aを生成するとともに、処理方法2として、FRC処理によりビット分離回路2から出力される残余ビット信号2Bが持つ階調の情報をビット削減信号2Aに盛り込んだFRC処理信号3Aを生成し、動き検出回路6にて入力映像信号7の3本のR、G、B信号から動きを検出して、ビット削減信号2AとFRC処理信号3Aのいずれかを選択出力するようにしたものである。

【0020】したがって、動き検出回路6にて入力映像

信号7から画像の動きが検出された場合は、処理方法1によるビット削減信号2Aを選択出力し、画像の動きが検出されない場合はFRC処理信号3Aを選択出力することにより、画像データのビット数を液晶パネルの入力に見合ったビット数に削減して表示する際に、入力映像信号の動きに応じた最適な処理を行うことができるとともに、SN比の劣化を回避でき高品質で映像を表示できる。

【0021】すなわち、入力映像信号7の動きを動き検出回路6において検出することによって、動きのある映像に対してはFRC処理をさせないようにするため、動きのある映像に対してFRC処理を行った時に生じる映像のSN比の劣化を回避できる。また、入力映像信号7の動きを動き検出回路6において検出することによって、動きの少ない映像に対してはFRC回路3においてFRC処理を行うようにするため、削除された下位ビットの信号がもつ階調の情報を上位ビットの信号に盛り込むことかでき、入力映像信号7が持つ階調を最大限に液晶パネルに表示することかできる。

【0022】次に、図2を参照して、動き検出回路6の動作について説明する。入力映像信号7の3本のR、G、B信号の画像データは、動き検出回路6内のフレームメモリ11と差分回路12に送られる。フレームメモリ11は、水平同期信号8に同期したドットクロック10を用いて、1つのフレーム内のすべての画素に対応する入力映像信号7のR、G、B信号の画像データを1フレーム分だけ一時的に記憶し、現在のフレームにおけるそれぞれの画素に対応した1つ前のフレームのR、G、B信号の画像データすなわち遅延画像データ11Aを差分回路12に出力する。

【0023】差分回路12では、入力映像信号7の現在のフレームにおけるR、G、B信号の画像データとフレームメモリ11に一時記憶しておいた1つ前のフレームの画像データを示す遅延画像データ11Aとを画素単位で比較する。そして、その差分から得られる統計量、例えば合計値あるいは平均値が所定のしきい値以上であった場合は、入力映像信号7の画像に動きがあると判断して、FRC処理されていないビット削減信号2Aを選択指示する切替制御信号6Aを出力し、差分がしきい値を下回った場合は、FRC処理信号3Aを選択指示する切替制御信号6Aを出力する。

【0024】このように、入力映像信号7の動きを画素ごとに検出しているため、フレームごとにFRC処理をさせたりさせなかったりするのではなく、同じフレーム内で動きのある箇所と動きの少ない箇所を検出することができ、同じフレーム内で動きのある箇所においてはFRC処理を行わず、動きの少ない箇所においてはFRC処理を行うことができる。したがって、精度よく画像の動きを検出できる。なお、本発明が上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は

適宜変更され得ることは明らかである。

【0025】

【発明の効果】以上説明したように、本願発明によれば、次のような効果が得られる。第1の効果は、動きのある映像に対してFRC処理を行った時に生じる映像のSN比の劣化を防止することができる。その理由は、入力映像信号の動きを検出することによって、動きのある映像に対してはFRC処理をさせないためである。第2の効果は、動きの少ない映像に対しては削除された下位ビットの信号がもつ階調を上位ビットの信号に盛り込むことができ、入力映像信号が持つ階調を最大限に表示することができる。その理由は、入力映像信号の動きを検出することによって、動きの少ない映像に対してはFRC処理を行い、削除された下位ビットの信号がもつ階調の情報を上位ビットの信号に盛り込むためである。

【0026】第3の効果は、同じフレーム内で動きのある箇所においてはFRC処理を行わず、動きの少ない箇所

においてはFRC処理を行うことができる。その理由は、入力映像信号の動きを画素ごとに検出しているため、フレームごとにFRC処理をさせたりさせなかったりするのではなく、同じフレーム内で動きのある箇所と動きの少ない箇所を検出することができるからである。

【図面の簡単な説明】

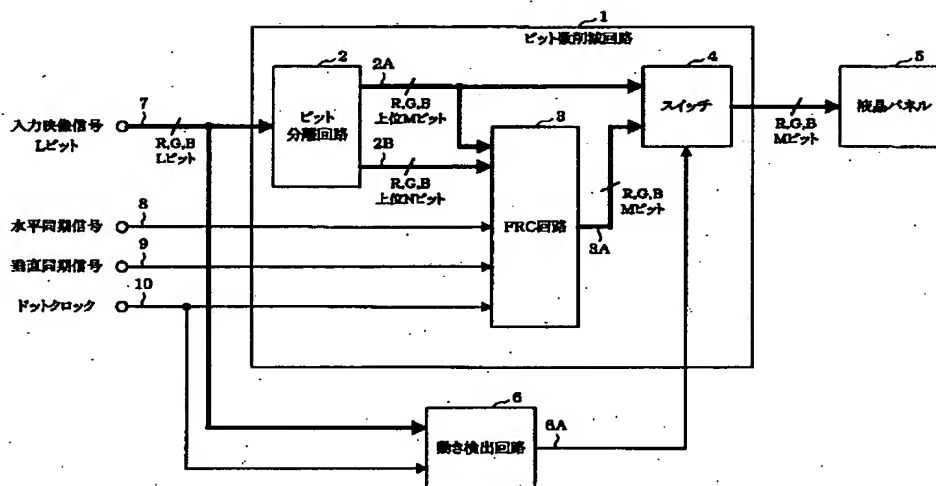
【図1】 本発明の一実施の形態による液晶パネル表示装置のブロック図である。

【図2】 動き検出回路の構成例を示すブロック図である。

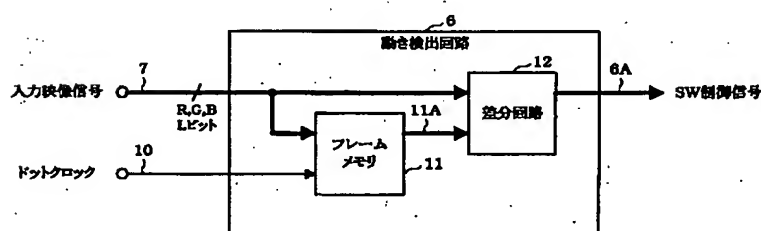
【符号の説明】

1…ビット数削減回路、2…ビット分離回路、2A…ビット削減信号、2B…残余ビット信号、3…FRC回路、3A…FRC処理信号、4…スイッチ、5…液晶パネル、6…動き検出回路、7…入力映像信号(R、G、Bの3本)、8…水平同期信号、9…垂直同期信号、10…ドットクロック、11…フレームメモリ、12…差分回路。

【図1】



【図2】



フロントページの続き

Fターム(参考) 2H093 NC13 NC14 NC16 NC29 NC49
NC51 ND20 ND32
5C006 AA14 AA22 AB03 AF19 AF44
AF45 AF46 BB11 BC12 BC16
BF02 BF28 FA31 FA56
5C080 AA10 BB05 CC03 DD12 DD30
EE29 EE32 GG13 JJ02 KK02

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-142437

(43)Date of publication of application : 25.05.2001

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20

(21)Application number : 11-325163

(71)Applicant : NEC VIEWTECHNOLOGY LTD

(22)Date of filing : 16.11.1999

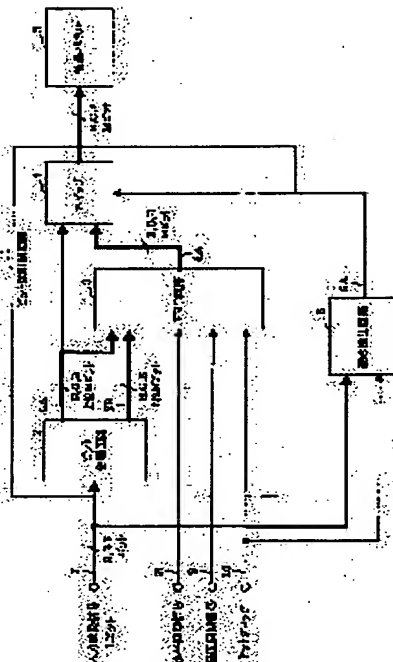
(72)Inventor : NEZU EIFU

(54) LIQUID CRYSTAL PANEL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To display a video in high quality of performing optimal processing according to the movement of an input video signal, and avoiding deterioration in SN ratio in the case of reducing the number of bits of image data to a number of bits suitable for the input to a liquid crystal panel and displaying the signal.

SOLUTION: The movement of an input video signal 7 is detected by a movement detection circuit 6 and a bit number reduction circuit 1 is controlled, and to a moving video, a bit reduction signal 2A generated by a bit separation circuit 2 is selectively outputted to the liquid crystal panel 5 by simply deleting low-order bits from image data of the input video signal 7, and to an inactively moving video, an FRC processing signal 3A generated by an FRC circuit 3 is selectively outputted to the liquid crystal panel 5 by including gradation information of low-order bits to high-order bits.



LEGAL STATUS

[Date of request for examination] 17.10.2000

[Date of sending the examiner's decision of rejection] 20.05.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The liquid-crystal-panel display characterized by to generate the FRC processing signal which incorporated the gradation information which the lower bit which separated and obtained the image data of an input video signal in the liquid-crystal-panel display which reduces and displays the image data of an input video signal on the number of bits corresponding to the input of a liquid crystal panel only when a motion of an image was detected from an input video signal has in the remaining high order bit, and to output to a liquid crystal panel.

[Claim 2] In the liquid crystal panel display which reduces and displays the image data of an input video signal on the number of bits corresponding to the input of a liquid crystal panel, and displays an image A bit separation means to output the bit reduction signal which divides the image data of an input video signal into a lower bit and a high order bit, and consists of the high order bit, An FRC means to output the FRC processing signal which incorporated the gradation information which the residual bit signal which consists of said lower bit separated with this bit separation means has in said bit reduction signal, A motion detection means to detect the existence of a motion of an image from said input video signal, and to output a change control signal based on the detection result, The liquid crystal panel display characterized by having the switching means which carries out the selection output of said bit reduction signal or said FRC processing signal to a liquid crystal panel according to said change control signal.

[Claim 3] Said motion detection means is a liquid crystal panel display characterized by outputting the change control signal of the purport which carries out the selection directions of said bit reduction signal when a motion of an image is detected from said input video signal in a liquid crystal panel display according to claim 2.

[Claim 4] Said motion detection means is a liquid crystal panel display characterized by outputting the change control signal of the purport which carries out the selection directions of said FRC processing signal when a motion of an image is not detected from said input video signal in a liquid crystal panel display according to claim 2.

[Claim 5] It is the liquid crystal panel indicating equipment characterized by detecting the existence of a motion of an image based on the inter-frame difference from which said motion detection means differs among the image data of said input video signal in a liquid crystal panel indicating equipment according to claim 2.

[Claim 6] It is the liquid crystal panel indicating equipment characterized by detecting the existence of a motion of an image based on the inter-frame difference which said motion detection means adjoins among the image data of said input video signal in a liquid crystal panel indicating equipment according to claim 2.

[Claim 7] It is the liquid crystal panel display characterized by comparing with a predetermined threshold the statistic which said motion detection means detected different inter-frame difference per pixel, carried out statistics processing from the difference for every pixel in the liquid crystal panel display according to claim 2, and was obtained, and detecting the existence of a motion of an image.

[Translation done.]

*** NOTICES ***

JP0 and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the liquid crystal panel indicating equipment which performs middle gradation control of a liquid crystal panel by performing FRC processing while reducing and displaying the number of bits of the image data of the video signal of an input on the number of bits corresponding to the input of a liquid crystal panel especially about a liquid crystal panel indicating equipment.

[0002]

[Description of the Prior Art] the case where an image is displayed using current and a liquid crystal panel -- the number of bits of an input of a liquid crystal panel -- R, G, and B -- 6 bits is in use respectively. Therefore, when there is more number of bits of the image data of an input video signal than 6 bits, it will be necessary to reduce the number of bits. In this case, if the approach of reducing from the bit of the low order of the image data of an input video signal simply is taken, the information on the gradation which the reduced bit originally had will be lost. Then, generally, in case the number of bits is reduced, processing called FRC (Frame RateControl) is performed to coincidence.

[0003] A liquid crystal panel is made to perform a middle gradation display by this FRC technique's controlling an indicative data by inter-frame [some], and changing the actual value of liquid crystal driver voltage (for example, reference, such as a volume the 1991 issue, the "flat-panel display'91" page 173 - page 180 Nikkei electronics, and on Nikkei micro device). However, if FRC processing is always performed in case the number of bits of the image data of an input video signal is reduced like before, also when degrading image quality depending on a motion of an image, for a certain reason, it is required that FRC processing corresponding to a motion of the image should be performed.

[0004] Conventionally, FRC processing which distinguished whether an input video signal is a still picture or it was an animation, and balanced each is performed, and the technique of displaying on a flat panel with the number of gradation more than the number of gradation of an input video signal is proposed (for example, reference, such as JP,7-334131,A). Moreover, in the plasma display panel, in case the number of bits of an input video signal is changed into the smaller number of bits, a motion of an input video signal is detected, an error diffusion circuit is controlled, when there is a motion, error diffusion is performed, and when there is no motion, the proposal is made for the technique of being made not to perform error diffusion (for example, reference, such as JP,10-207425,A).

[0005]

[Problem(s) to be Solved by the Invention] Among such Prior arts, according to the latter, since the error diffusion process serves as actuation of diffusing an error to a perpendicular direction and a horizontal direction within the same frame, it is easy to follow also to an animation. Therefore, the configuration which performs FRC processing corresponding to a motion of an image can be considered from combining the technique of the latter and the former. That is, it is the configuration which uses the former FRC processing instead of the latter error diffusion process, reduces the number of bits of image data, and is displayed on a liquid crystal panel.

[0006] However, from the first, since such a configuration is the approach FRC processing diffuses an error in inter-frame [some], if FRC processing is carried out to an image with a motion, the problem that an SN ratio will deteriorate conversely will produce it. Furthermore, since detection of a motion of an image is performed synchronizing with the Vertical Synchronizing signal, it will be judged for every frame whether it is a still picture and whether it is an animation, and there is also a problem that it becomes impossible to perform processing of a still picture and processing of an animation to coincidence per pixel in one frame.

[0007] In case the number of bits of image data is reduced and displayed on the number of bits corresponding to the input of a liquid crystal panel, while this invention is for solving such a technical

problem, and being able to perform optimal processing according to a motion of an input video signal, degradation of an SN ratio is avoidable, and it is quality and aims at offering the liquid crystal panel display which can display an image.

[0008]

[Means for Solving the Problem] In order to attain such a purpose, the liquid crystal panel indicating equipment by this invention generates the FRC processing signal which incorporated the gradation information which the lower bit which separated and obtained the image data of an input video signal has in the remaining high order bit, and it is made to output it to a liquid crystal panel, only when a motion of an image is detected from an input video signal. A bit separation means to output to a detail the bit reduction signal which divides the image data of an input video signal into a lower bit and a high order bit, and consists of the high order bit more, An FRC means to output the FRC processing signal which incorporated the gradation information which the residual bit signal which consists of a lower bit separated with this bit separation means has in the bit reduction signal, The existence of a motion of an image is detected from an input video signal, and it has a motion detection means to output a change control signal based on the detection result, and the switching means which carries out the selection output of a bit reduction signal or an FRC processing signal to a liquid crystal panel according to a change control signal.

[0009] It is a motion detection means, and when the change control signal of the purport which carries out the selection directions of the bit reduction signal when a motion of an image is detected from an input video signal is outputted and a motion of an image is not detected from an input video signal, specifically, the change control signal of the purport which carries out the selection directions of the FRC processing signal is outputted. In addition, different inter-frame difference is detected per pixel, and the statistic which carried out statistics processing and which was obtained from the difference for every pixel is compared with a predetermined threshold, and you may make it make it detect the existence of a motion of an image based on inter-frame [inter-frame / different / among the image data of an input video signal], for example, adjoining inter-frame difference, and detect the existence of a motion of an image about a motion detection means.

[0010]

[Embodiment of the Invention] Next, this invention is explained with reference to a drawing. Drawing 1 is the block diagram of the liquid crystal panel indicating equipment which is the gestalt of 1 operation of this invention, and is set to this drawing. The liquid crystal panel indicating equipment of this invention R of the input video signal 7 of L (L is two or more integers) bit, G, and bit reduction signal 2A that consists only of a high order M ($M=L-N$) bit in which the low order N (positive integer with N smaller than L) bit of B signal was omitted, R of the input video signal 7, G, and FRC processing signal 3A that carries out FRC (Frame Rate Control) processing of the B signal, and includes the gradation information for a low order N bit are generated. It consists of a number-of-bits reduction circuit 1 which outputs the either based on change control signal 6A, and a motion detector which detects the existence of a motion of an image from the input video signal 7, and outputs change control signal 6A.

[0011] The number-of-bits reduction circuit 1 has the bit separation circuit 2, the FRC circuit 3, and the switch 4. The separation circuit 2 is separated into the signal of number-of-bits M of the video signal when inputting into a liquid crystal panel, i.e., the signal of number-of-bits N of bit reduction signal 2A and the remaining low order, i.e., residual bit signal 2B, from the high order bit of R of the input video signal 7, G, and B signal (L bits).

[0012] Bit reduction signal 2A and residual bit signal 2B to which the FRC circuit 3 was outputted from the bit separation circuit 2, FRC processing is performed based on each signal of the dot clock 10 which synchronized with Horizontal Synchronizing signal 8 corresponding to the input video signal 7, Vertical Synchronizing signal 9, and Horizontal Synchronizing signal 8. 3, M bits [which includes the information on the gradation which R of a low order N bit G, and B signal have in R, G, and B signal of M bits of high orders] R, G, and B signal, i.e., FRC processing signal, A is outputted. M bits [which was outputted from the bit separation circuit 2] R, G, B signal, or M bits [which was outputted from the FRC circuit 3] R, G and B signal are changed by control signal 6A outputted from the motion detector 6, and a switch 4 outputs it to a liquid crystal panel 5.

[0013] Drawing 2 is the block diagram showing the example of a configuration of the motion detector 6 in the gestalt of operation of this invention. In this drawing, the motion detector 6 consists of a frame memory 11 and a difference circuit 12. A frame memory 11 is storage which stores temporarily the image data of R of the input video signal 7 corresponding to all the pixels in one frame, G, and B signal using the dot clock 10 which synchronized with Horizontal Synchronizing signal 8.

[0014] A difference circuit 12 compares the image data of current R of the input video signal 7, G, and B signal with the image data of R in the frame before [one] storing temporarily at a frame memory 11, G,

and B signal. And the difference outputs a change control signal according to whether it is more than a predetermined threshold. Thereby, with a switch 4, when the selection output of the FRC processing signal 2A, which was outputted from the bit separation circuit 2 when difference was more than a threshold and by which FRC processing is not carried out is carried out and difference is less than a threshold, the selection output of the FRC processing signal 3A by which FRC processing was carried out in the FRC circuit 3 is carried out.

[0015] Next, actuation of this invention is explained with reference to drawing 1. The input video signal 7 consists of three L-bit image data which shows R, G, and B signal, respectively, and is inputted into the bit separation circuit 2 and the motion detector 6. In the bit separation circuit 2, it separates to three image data of the input video signal 7, the image data of the other low order N bit, i.e., residual bit signal 2B, the image data of M bits of high orders, i.e., bit reduction signal 2A, corresponding to the number of bits of an input of a liquid crystal panel 5. At this time, the relation of the numbers of bits L, M, and N serves as $L=M+N$ and $M>N$.

[0016] Bit reduction signal 2A is sent to a switch 4 and the FRC circuit 3, and residual bit signal 2B is sent only to the FRC circuit 3. The FRC circuit 3 performs FRC processing using the dot clock 10 which synchronized with bit reduction signal 2A outputted from the bit separation circuit 2, Horizontal Synchronizing signal 8 corresponding to a residual bit signal and the input video signal 7, Vertical Synchronizing signal 9, and Horizontal Synchronizing signal 8, and outputs FRC processing signal 3A by which the information on the gradation which residual bit signal 2B has was included in bit reduction signal 2A to a switch 4.

[0017] For example, based on the information on the gradation which the data for a low order N bit of the image data corresponding to one certain pixel have, it sets in 2-N inter-frame. FRC processing — By controlling whether the increment only of the one data for M bits of high orders of the image data corresponding to the pixel is carried out, or it does not carry out, and taking inter-frame 2-N average of a piece (integral) by human being's eyes It is the approach of incorporating the information on the gradation which the data for a low order N bit of the image data corresponding to the pixel have in the image data of M bits of high orders. Therefore, when this FRC processing is performed in the intense part of a motion of an image, the SN ratio of an image will deteriorate.

[0018] A switch 4 changes the image data of R, G, and B signal of M bits of high orders which incorporated the information on the gradation which FRC processing signal 3A TA outputted from bit reduction signal 2A outputted from the bit separation circuit 2 and the FRC circuit 3 has with the control signal which moved and was outputted from the detector 6, and outputs it to a liquid crystal panel 5.

[0019] In the processing which reduces the number of bits in this invention thus, as an art 1 While reducing lower bits and generating bit reduction signal 2A so that it may be simply set to number-of-bits M corresponding to the number of bits of an input of a liquid crystal panel 5 from the L-bit input video signal 7 FRC processing signal 3A which incorporated the information on the gradation which residual bit signal 2B outputted by FRC processing from the bit separation circuit 2 has as an art 2 in bit reduction signal 2A is generated. Three R of the input video signal 7, G, and B signal lost motion are detected in the motion detector 6, and it is made to carry out the selection output of bit reduction signal 2A or FRC processing signal 3A.

[0020] Therefore, when a motion of an image is detected from the input video signal 7 in the motion detector 6 By carrying out the selection output of the bit reduction signal 2A by the art 1, and carrying out the selection output of the FRC processing signal 3A, when a motion of an image is not detected In case the number of bits of image data is reduced and displayed on the number of bits corresponding to the input of a liquid crystal panel, while being able to perform optimal processing according to a motion of an input video signal, degradation of an SN ratio is avoidable, it is quality and an image can be displayed.

[0021] That is, in order not to carry out FRC processing to the image which has a motion by moving and detecting a motion of the input video signal 7 in a detector 6, degradation of the SN ratio of the image produced when FRC processing is performed to an image with a motion is avoidable. Moreover, in order for the FRC circuit 3 to set to an image with few motions and to perform FRC processing by moving and detecting a motion of the input video signal 7 in a detector 6, it can do [incorporating the information on the gradation which the signal of the deleted lower bit has in the signal of a high order bit, or], and gradation which the input video signal 7 has can be done [displaying on a liquid crystal panel at the maximum, or].

[0022] Next, actuation of the motion detector 6 is explained with reference to drawing 2. Three image data of the input video signal 7, R, G, and B signal, is sent to the frame memory 11 and difference circuit 12 in the motion detector 6. Using the dot clock 10 which synchronized with Horizontal Synchronizing signal 8, a frame memory 11 memorizes temporarily the image data of R of the input video signal 7 corresponding to

all the pixels in one frame, G, and B signal by one frame, and outputs the image data of R of the frame before [one] corresponding to each pixel in a current frame, G, and B signal, i.e., delay image data 11A, to a difference circuit 12.

[0023] In a difference circuit 12, delay image data 11A which shows the image data of the frame before [one] storing temporarily at the image data and frame memory 11 of R, G, and B signal in the current frame of the input video signal 7 is compared per pixel. And it judges that a motion is in the image of the input video signal 7 when the statistic obtained from the difference, for example, total value, and the average are more than a predetermined threshold, and when change control signal 6A which carries out the selection directions of the bit reduction signal 2A by which FRC processing is not carried out is outputted and difference is less than a threshold, change control signal 6A which carries out the selection directions of the FRC processing signal 3A is outputted.

[0024] thus, the part which has been enough made not to make it carry out FRC processing for every frame, can detect the part which has a motion within the same frame, and a part with few motions, and has a motion within the same frame since the motion of the input video signal 7 has been detected for every pixel -- if it is, FRC processing cannot perform, but FRC processing can perform in a part with few motions. Therefore, a motion of an image is detectable with a sufficient precision. In addition, it is clear that this invention is not limited to each above-mentioned example, but each example may be suitably changed within the limits of the technical thought of this invention.

[0025]

[Effect of the Invention] According to the invention in this application, the following effectiveness is acquired as explained above. The 1st effectiveness can prevent degradation of the SN ratio of the image produced when FRC processing is performed to an image with a motion. The reason is for not carrying out FRC processing to an image with a motion by detecting a motion of the video signal of an input. The 2nd effectiveness can incorporate the gradation which the signal of the lower bit deleted to the image with few motions has in the signal of a high order bit, and can display the gradation which the video signal of an input has on the maximum. The reason is because the information on gradation that perform FRC processing and the signal of the deleted lower bit has it is incorporated in the signal of a high order bit to an image with few motions by detecting a motion of the video signal of an input.

[0026] a part with the motion within the frame with the 3rd same effectiveness -- if it is, FRC processing cannot be performed, but FRC processing can be performed in a part with few motions. Since the motion of the video signal of an input is detected for every pixel, the reason is that the part which has been enough made not to make it carry out FRC processing for every frame, and has a motion within the same frame, and a part with few motions are detectable.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of the liquid crystal panel indicating equipment by the gestalt of 1 operation of this invention.

[Drawing 2] It is the block diagram showing the example of a configuration of a motion detector.

[Description of Notations]

1 [— A residual bit signal, 3 / — An FRC circuit, 3 A—FRC processing signal, 4 / — A switch, 5 / — A liquid crystal panel, 6 / — A motion detector, 7 / — An input video signal (3, R G, and B), 8 / — A Horizontal Synchronizing signal, 9 / — A Vertical Synchronizing signal, 10 / — A dot clock, 11 / — A frame memory, 12 / — Difference circuit.] — A number-of-bits reduction circuit, 2 — A bit separation circuit, 2A — A bit reduction signal, 2B

[Translation done.]